



## IoT 向け MIPI D-PHY および MIPI CSI-2: AI エッジデバイス

アシュラフ・タクラ

A presentation slide for MIPI DEVCON 2021. The slide features a white background on the left and a teal and orange circuit board pattern on the right. The text on the slide includes the MIPI DEVCON logo, the dates "28-29 SEPTEMBER 2021", the speaker's name "Ashraf Takla" from "Mixel, Inc.", and the topic "MIPI D-PHY<sup>SM</sup> and MIPI CSI-2<sup>SM</sup> for IoT: AI Edge Devices". A small video inset shows the speaker, Ashraf Takla, wearing a headset. The footer contains the website "MIPI.ORG/DEVCON", the tagline "MOBILE & BEYOND", and the copyright notice "© 2021 MIPI Alliance, Inc."/>

mipi<sup>®</sup>  
**DEVCON**  
MIPI ALLIANCE DEVELOPERS CONFERENCE

28-29  
SEPTEMBER  
2021

Ashraf Takla  
Mixel, Inc.

MIPI D-PHY<sup>SM</sup> and MIPI CSI-2<sup>SM</sup> for  
IoT: AI Edge Devices

MIPI.ORG/DEVCON MOBILE & BEYOND © 2021 MIPI Alliance, Inc.

Mixel, Inc.

**アシュラフ・タクラ:** こんにちは。Mixel 創業者兼 CEO のアシュラフ・タクラと申します。本日はご参加いただきありがとうございます。当社からは、IoT エッジデバイスにおける AI アプリケーション向け MIPI CSI-2 および D-PHY の使用に関してプレゼンテーションをいたします。

## Agenda

- Benefits of Edge Processing
- Perceive Ergo<sup>®</sup> Edge Inference Processor Overview
  - Block diagram
  - target solutions
  - Target Applications
- Why MIPI?
- Why FDSOI?
- Mixel MIPI IP and Silicon Results



**アシュラフ・タクラ:** まず、エッジコンピューティングの利点について簡単に説明し、次に Perceive Ergo とシステムおよびデバイスのブロック図をご紹介します。次に、Perceive がこのソリューションで対応している問題と、対象アプリケーションについて説明し、続いて Perceive が MIPI インターフェースの使用を決めた理由、FDSOI プロセスを選択した理由について説明します。そして最後に、Perceive のチップに組み込まれた Mixel MIPI IP の概要とシリコンの結果について説明します。

## Benefits of Processing at the Edge

- Latency: able to make decisions in real-time or near real-time vs. increased latency when processing at a data center or in the cloud
- Power savings: smarter devices require less bandwidth, provide less false notifications which can improve battery life
- Security and privacy: reduced chance for breach by reducing transmission of raw data to be processed somewhere else
- Connectivity: in some cases, connecting to broadband or even mobile may not be feasible so local computing is required
- Connection costs: even if connection is available, it may be worthwhile to save bandwidth due to connectivity costs

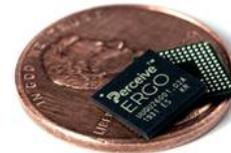


**アシュラフ・タクラ:** まずはエッジ処理のメリットを確認しましょう。ほとんどの AI アプリケーションでは、迅速な応答が欠かせません。非常に短い待ち時間でリアルタイムに意思決定を行う能力が必須要件となります。エッジコンピューティングは、こうした厳しい要件や今日のユーザーの高い期待に応えるため、重要な役割を果たします。エッジでデータを処理すると、使用する帯域幅が少なくて済むため、システムの電力を節約することができます。また、誤った通知を最小限に抑えることができるため、バッテリー寿命を伸ばします。

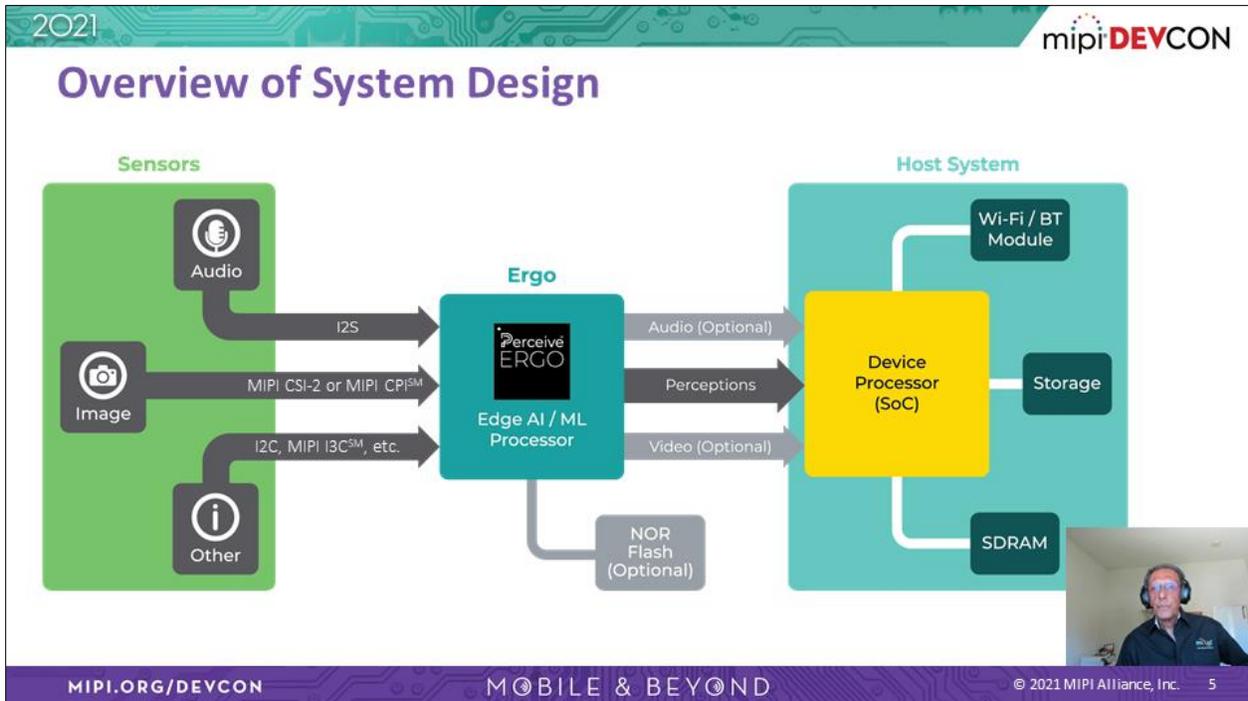
セキュリティとプライバシーの観点から見ると、エッジ処理では、生データがリモートで処理される転送中の侵害リスクを低減できます。ただしもちろん、ローカルのエッジデバイスは十分に保護し、安全に保つ必要があります。場所によっては、ブロードバンドや携帯電話ネットワークを介したクラウド接続ができない場合もあり、その場合はローカルコンピューティングが必須となります。接続が可能な場合、コストのハードルも、エッジ処理を導入することで解決できます。

## Perceive ERGO™

- Edge inference processor for use in devices such as security cameras or smart appliances
  - 20-100x more power-efficient, delivering 4 sustained GPU-equivalent floating-point TOPS at 55 TOPS/W
  - Able to process large neural networks in 20mW and supports a variety of advanced neural networks



**アシュラフ・タクラ:** 次に Perceive Ergo についてお話しします。AI 対応のエッジデバイスでは機械学習が可能なプロセッサが必要です。Perceive が IoT や Edge デバイス向けに設計している Ergo Inference プロセッサはまさにその役割を果たします。Ergo Inference プロセッサの電力効率は、現在市場に出回っている同様のデバイスの 20~100 倍です。GPU 相当の TFLOPS 持続演算をワットあたり 55TOPS で実現します。これは、20 ミリワットの使用で大規模なニューラルネットワークを処理することができる馬力で、さまざまな高度ニューラルネットワークをすべてエッジでサポートします。

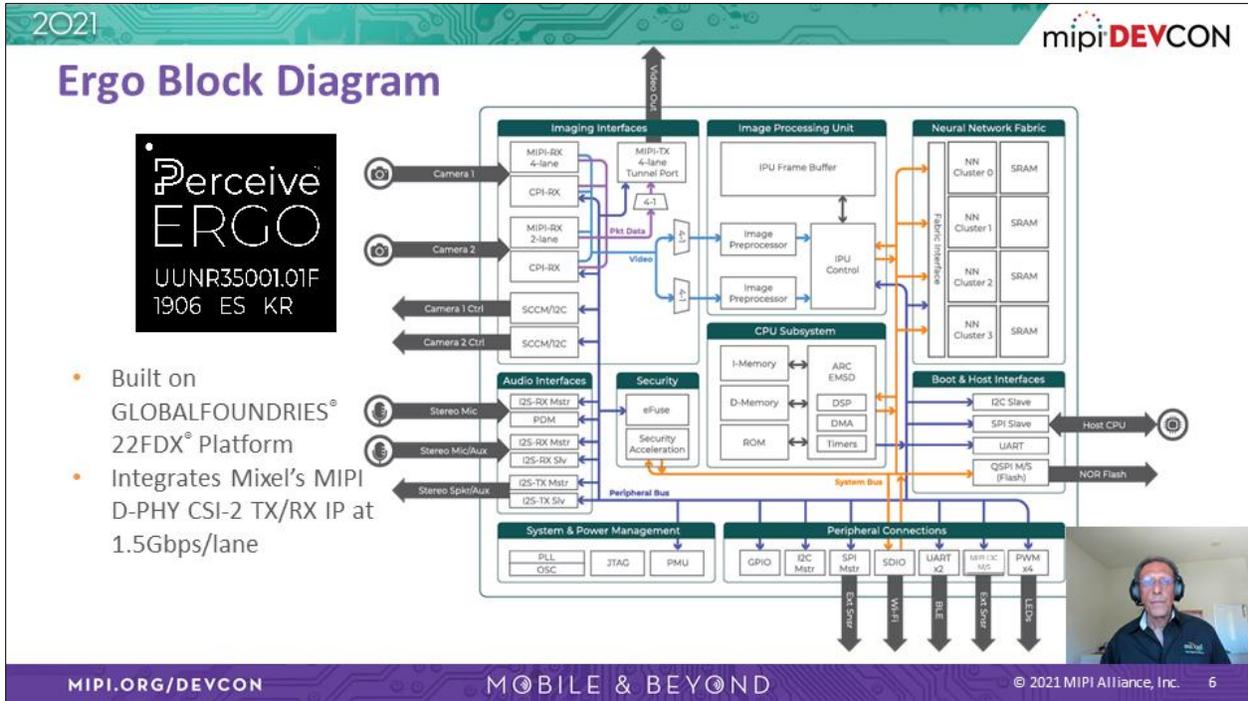


**アシュラフ・タクラ:** ここには、Ergo を一般的な AI アプリケーションのシステムに統合する方法を示します。プロセッサは様々なセンサーからデータを受け取ります。

左側には、I2S 経由の音声入力、MIPI CSI と CPI を介したビデオ入力、そして I2C と I3C 経由のその他の情報入力を示しています。

スライド中央にあるのが新フラッシュを搭載したプロセッサです。これを使用することで高速起動が可能になります。

右側に示しているのは SoC で、トンネリングアプリケーションで使用されるパーセプション（知覚）と生の音声動画データの両方を受信します。



**アシュラフ・タクラ:** それでは、Ergo のブロック図を見てみましょう。左上にあるのは、Ergo に内蔵されている画像インターフェース部です。ここには、MIPI 入力が 2 つと CPI 入力が 2 つ、MIPI の出力が 1 つあります。MIPI の 4 レーン D-PHY を 2 インスタンス使用した高性能 4K と、1 インスタンスを使用した標準 HD の 2 つの画像処理パイプラインを同時にサポートすることができます。

左下には、マイク入力とスピーカー出力に対応した Ergo の音声インターフェースがあります。次に、中央下にあるのが CPU システムです。主な機能は、チェック管理、データフロー、プロセッサとの通信です。時間軸からスペクトルへの変換など、音声処理の一部は、CPU サブシステムで行われます。DSP エンジンは FFT などの前処理と後処理を行います。中央上部の Ergo 画像処理ユニットでは、カメラからの生画像を処理し、ニューラルネットワークファブリックで利用しやすいようにしています。カメラから送られてきた生画像をニューラルネットワークで利用しやすいように処理するもので、拡大・縮小、トリミング、色空間の変換などを行います。

このチップでは、画像や動画のインファレンス（推論）や、MIPI トランスミッターを介した動画のトンネリングができます。トンネリングは多くのアプリケーションで有用で、例えばセキュリティアプリで、アラートに対応する音声や映像を添付する、といったことができます。Ergo は、音声と動画やその他のセンサー入力を使用し、高品質な推論を行います。例えばセキュリティアプリケーションで動体検知にガラスが割る音が付いてきた場合には、より信頼性の高いレスポンスを生み出す、といったものです。

それでは、次に Ergo の中枢部を見てみましょう。右上にあるのがニューラルネットワークファブリックです。Ergo のチップは、複数のニューラルネットワーククラスターをサポートし

ています。これにより、複数のニューラルネットワークを同時に実行し、複数の入力データ種別に対応することができます。例えば音声と動画を同時に処理する、といったことです。

ニューラルネットワーククラスターとそのSRAMは、チップの面積の3分の2以上を占めており、ここでセグメンテーション、識別、推論などが行われます。Ergoは、速度を損なうことなくプライバシーとセキュリティを保護するために、オンチップのハードウェアを用い、組み込みソフトウェアとニューラルアセットを高速で復号化するように作られています。

## Perceive Target Solutions

- Video Object Detection
  - Enables home or enterprise security to detect interesting motion and ignore false alerts
- Audio Event Detection
  - Able to detect critical sounds around the device to improve safety and contextual awareness
- Face Recognition
  - Can be used as standalone biometric or part of multi-factor authentication to unlock devices or objects
- Speech Recognition
  - Used for wakeup words, device-specific commands, and natural language interfaces for smartphone, smart toy, or home appliance



**アシュラフ・タクラ:** Perceive は、エッジデバイスが解決しようとしている問題をターゲットとしています。センシングには、大きく分けて視覚と聴覚の2種類があります。それぞれ、環境内のオブジェクト検出や、ユーザー認識に使用できます。ホームセキュリティやエンタープライズセキュリティに使用される動画オブジェクト検出では、関心の対象となる動きを検出し、誤ったアラートは無視します。音声検出は、デバイス周辺の重要な音を検出し、安全性と状況認識を向上させます。顔認識は、デバイスやオブジェクトのロック解除向けの単独バイオメトリクス、または多要素認証の一部として使用できます。音声認識は、スマートフォン、家電製品、スマート玩具などのウェイクワード、デバイス固有のコマンド、自然言語インターフェースに使用されます。

次に、いくつかの具体的なユースケースにおいて、知覚デバイスがターゲットとしているさまざまなアプリケーションを見ていきます。

## Perceive Target Applications

- Smart Home – Security Cameras and Doorbells
  - Detect interesting motion and ignore false alerts
  - Recognize faces, voices, and people
  - Detect relevant objects – animals, packages, vehicles, etc.
  - Use voice for local commands
  - Detect important sounds – alarms, people, glass breaking, etc.
  - Describe people, vehicles, or even the actions in a scene



**アシュラフ・タクラ:** すべてのアプリケーションが同じ Ergo の機能、またはそのサブセットを使用していますので、多くの類似点があることとなります。機能の使い方の違いが、ユースケースの違いとなります。

ここでは、防犯カメラやドアベルなど、スマートホームのアプリケーションを見てみましょう。このプロセッサをこうしたアプリケーションに使用した場合、システムは関連する動きを検出して誤報を無視し、顔、声、人を認識し、動物、荷物、車両など関連する物体を検出します。また、音声やローカルコマンドを使用して、アラームや人、ガラスの割れる音などの重要な音を検出します。さらに、現場でどのような人や車、行動が検出されたか、ユーザーに説明することもできます。

## Perceive Target Applications

- Wearables
  - Detect important sounds around the user
  - Use local voice commands and advanced wake words to simplify device UI
  - Recognize faces, people, voice, and emotions
  - Detect relevant objects around the user
  - Integrate data across multiple sensors



**アシュラフ・タクラ:** ウェアラブルでは、ローカル音声コマンドや事前のウェイクワードに関するユーザー周囲の重要な音を検出し、ユーザーインターフェースを簡素化することもできます。また、顔、声、感情を認識し、ユーザー周囲の関連オブジェクトを検出し、複数のセンサー間でデータを統合することもできます。

## Perceive Target Applications

- Portable computing
  - Detect and recognize people and faces
  - Detect other relevant objects and sounds
  - Recognize voices and local voice commands
  - Track emotions, attention, and eye location
  - Blur or replace video conference backgrounds
  - Improve audio or video signal



**アシュラフ・タクラ:** 次に、ポータブルコンピューティングでの Ergo の機能の利用方法を簡単にご紹介します。すでに紹介したすべての機能に加えて、このシステムでは、内蔵カメラやスマートフォンを使い、目の位置の追跡、ユーザーの感情や注意対象の解釈をすることができます。また、ビデオ会議の背景をぼかしたり、入れ替えたりして、音声や映像の品質を向上させることもできます。

## Perceive Target Applications

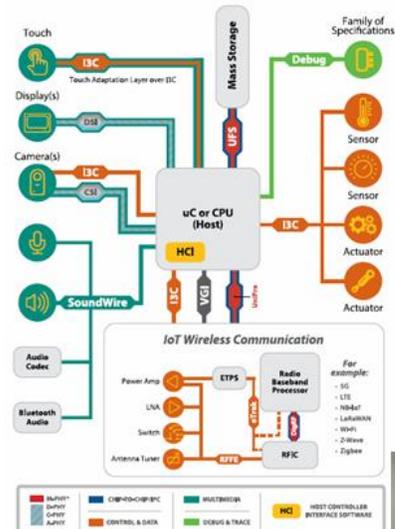
- Video conferencing
  - Detect and track people, faces, and voices
  - Recognize individual faces and voices
  - Audio noise reduction and intelligent muting
  - Use gesture or voice for touchless control
  - Blur or replace video conference backgrounds
  - Gaze correction and audience analytics
  - Detect other relevant objects and sounds



**アシュラフ・タクラ:** ビデオ会議デバイスの場合、Ergoはポータブルコンピューティングのような方法で使用されますが、ジェスチャーや音声に対応してタッチレスで操作することもできます。また、視線の補正や視聴者分析にも利用できます。

## Why MIPI

- MIPI was designed from the ground up to minimize power requirements while supporting high bandwidth and strict EMI requirements
- Many edge applications are battery operated
- MIPI CSI-2 is widely adopted for sensor applications
- MIPI D-PHY is the first and most widely adopted MIPI PHY today



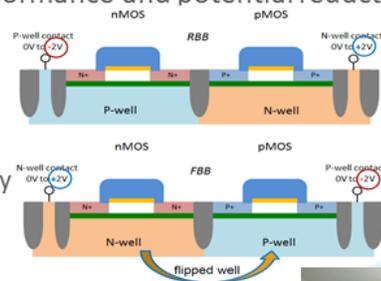
Typical IoT Device with cellular connectivity using many MIPI specifications



**アシュラフ・タクラ:** では次に、ErgoにMIPIが採用されている理由を考えてみましょう。MIPIはそもそも、高帯域幅と厳しいEMI要件に対応しつつも電力を最小限に抑えるよう設計されています。エッジアプリケーションの多くはバッテリー駆動なので、この点は最適です。MIPI CSI-2とD-PHYは、どちらもセンサーアプリケーションに広く採用されています。D-PHYは、現在の市場で最も広く普及しているMIPI PHYです。このブロック図には、MIPI、CSI、PHYを使用した典型的なIoTデバイスを示しています。D-PHYまたはC-PHYが使用され、カメラとディスプレイの両方のアプリケーションに対応していることが分かります。

## Why FDSOI

- FDSOI provides the right mix to achieve better performance, with lower power, at lower cost—without the need to move to more costly FinFET processes
- Compared with bulk silicon, FDSOI provides additional flexibility, due to the programmability of body bias, resulting in higher performance and potential reduction in power and area
  1. Body biasing allows trade-off between dynamic and leakage power resulting in lowest possible power consumption for workload and operating conditions
  2. Reverse Body Bias (RBB) can be applied during stand-by mode to drastically reduce leakage current
  3. FDSOI enables performance/frequency boost through Forward Body Bias (FBB)
- No wonder FDSOI is widely adopted for IoT devices!



FDSOI:  
 • Fully-Depleted Silicon-On-Insulator  
 • Planar process similar to bulk

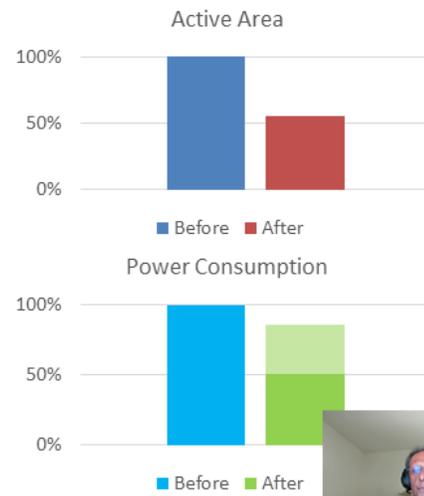


**アシュラフ・タクラ:** Perceive が finFET ではなく FDSOI プロセスを選択した理由を考えるため、まず、典型的な FDSOI トランジスタの断面を見てみましょう。ここでは、チャンネルがバルク用に分離されているため、順方向または逆方向のバイアスをかけることができ、その結果、トランジスタのしきい値電流とリーク電流を制御することが可能になっています。このように、FDSOI は寄生素子が少ないため、コストのかかる finFET プロセスに移行することなく、低消費電力・低コストで高性能を実現するための適切な機能を備えています。FDSOI は、バルクシリコンと比較して寄生素子が少なく、プログラマブルであることから、より高い性能を実現し、電力と面積を削減することができます。ですがバイアスによって、ダイナミック電力とリーク電力をトレードオフし、特定の作業負荷や動作条件での全体的な消費電力を最小にすることができます。例えば、スタンバイモード時に逆ボディバイアスをかけると、リーク電流を大幅に削減することができます。また FDSOI では順方向のボディバイアスにより、性能と速度の向上が可能になりました。

FDSOI が IoT デバイスに広く採用されているのも頷けます。

## Power and Area Saving Evaluation

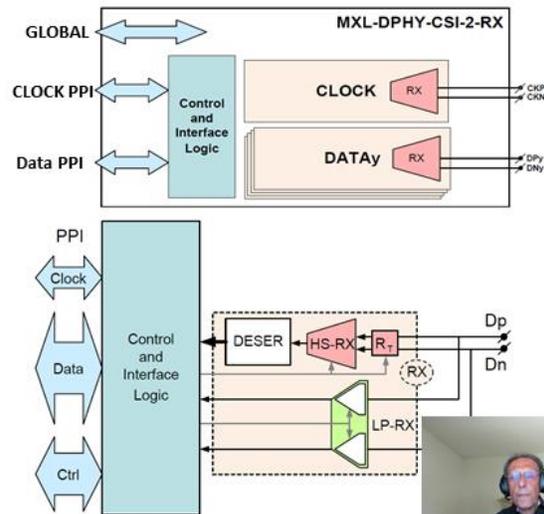
- By applying Forward Body Bias (FBB), device size was minimized while maintaining the same performance
- By adjusting the FBB and RBB based on PVT you can either reduce the area or the power or both
- Achievable power and area savings for FDSOI process:
  - Active area reduction of ~55%
  - Power reduction of 14-50% across PVT



**アシュラフ・タクラ:** 当社ではこうした効果を定量化するために、いくつかの分析を行いました。この評価では、フォワード・バイアスを適用して面積を節約し、電力を削減しています。その結果、性能を落とすことなく、PVT 全体で潜在的なアクティブエリアを最大 55%削減し、電力を最大 50%削減できることがわかりました。

## Mixel MIPI Receiver IP

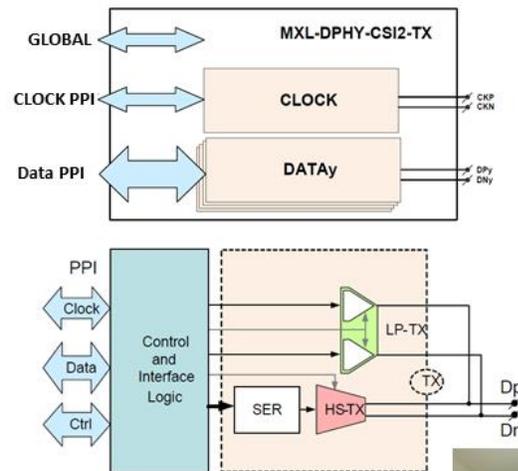
- MIPI D-PHY CSI-2 RX IP
- Supports MIPI D-PHY v2.1 with backwards compatibility for v1.2 and v1.1
- High-speed transmitter running at 2.5Gbps/lane
- Low-power transmitter running at up to 80Mbps/lane
- 2 and 4 data lanes and 1 clock lane configurations
- Area optimized
- Achieved first time silicon success



**アシュラフ・タクラ:** 次に Ergo に搭載された Mixel の MIPI PHY を見てみましょう。当社が Perceive に提供している MIPI の受信・送信 IP は、22FDX に報告する前に、別の FDSOI プロセスでシリコン実証されています。レーザー側では、CSI-2 D-PHY の 2 レーンと 4 レーン、2 つの異なるエリアに最適化されたレーザー構成を提供しました。いずれも v1.2 および v1.1 との下位互換性を持つ MIPI D-PHY 2.1 をサポートしています。いずれの構成も、レーンあたり最大 2.5 ギガビット/秒の動作と、レーンあたり最大 80 メガビット/秒の低電力モードをサポートしています。

## Mixel MIPI Transmitter IP

- MIPI D-PHY CSI-2 TX IP
- Supports MIPI D-PHY v2.1 with backwards compatibility for v1.2 and v1.1
- High-speed transmitter running at 2.5Gbps/lane
- Low-power transmitter running at up to 80Mbps/lane
- 4 data lanes and 1 clock lane
- Area optimized
- Achieved first time silicon success



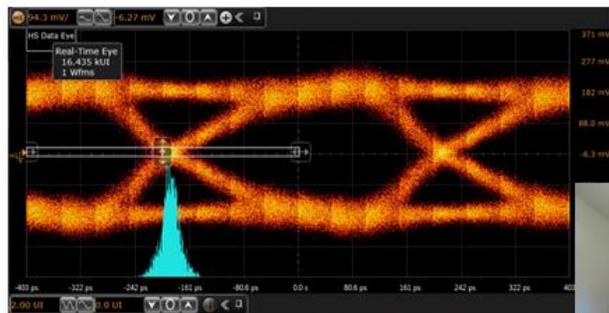
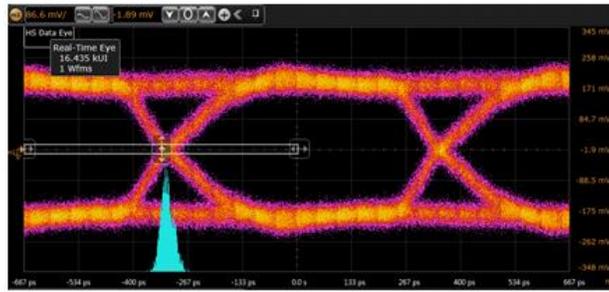
**アシュラフ・タクラ:** TX 側では、面積を最適化した 4 レーンの CSI-2 D-PHY を Perceive エリアに提供しました。この IP は、MIPI D-PHY バージョン 2.1 にも対応しており、レーンあたり 2.5 ギガビット/秒で動作する高速送信モードを備えています。この送信機は、ファンネル機能をサポートするために使用されます。

## Silicon Results

MIPI D-PHY TX @ 1.5Gbps



MIPI D-PHY TX @ 2.5Gbps



アシュラフ・タクラ: こちらは、TX IP が 1.5 ギガビット/レーン、2.5 ギガビット/レーンで動作している様子が視覚的に確認できます。Perceive は Mixel IP で初成功を収め、現在生産中です。

## Mixel IP in FDSOI Processes

IP Name	Features	Node
D-PHY Universal	V1.2; 2.5Gbps; De-skew; loopback testability.	Silicon-Proven in 28FDSOI
D-PHY Universal	800Mbps; Ultra low power; Wearables, IoT.	
D-PHY DSI TX	1.5Gbps; low Skew; Test modes.	
D-PHY CSI-2 RX	1.5Gbps; Test modes.	
LVDS TX	1.25Gbps; 4 Channel; 7 or 10 bits/channel	
LVDS TX	1.25Gbps; 8 Channel; 7 or 10 bits/channel	
LVDS/D-PHY TX Combo	1.05Gbps; 4 Channel; Test modes.	
LVDS/D-PHY TX Combo	1.05Gbps; 8 Channel; Test modes.	
D-PHY CSI-2 TX	2.5 Gbps/lane; 4 lanes	Silicon-Proven in 22FDX
D-PHY CSI-2 RX	2.5Gbps/lane; 2 or 4 lanes	
D-PHY CSI-2 RX	2.5Gbps/lane; 2 or 4 lanes	



**アシュラフ・タクラ:** こちらは、2つの異なる FDSOI ノードとファウンドリで実証された Mixel のシリコン IP の概要です。D-PHY、トランスミッター、レシーバー、ユニバーサルレーンの構成と、LVDS、D-PHY、LVDS のコンボ IP が混在しているのがわかります。これらの IP はすべてシリコン実証済みで、シリコンでの初めての成功例となっています。

## Mixel MIPI PHY Portfolio

- Industry leader in MIPI® interfaces and contributing member of the MIPI Alliance since 2006
  - MIPI D-PHY first silicon-proven in 2008
  - MIPI M-PHY® first silicon-proven in 2011
  - MIPI C-PHY first silicon-proven in 2016
- Complete integrated solution includes PHY, controller, and platform
- Widest coverage of process nodes and foundries: silicon-proven in 11 different nodes and 8 different foundries



**アシュラフ・タクラ:** Mixel に馴染みのない方のために説明しますと、当社は 2006 年から MIPI アライアンスの貢献メンバーとして活動している MIPI インターフェースの業界リーダーで、2008 年には MIPI D-PHY、2011 年には MIPI M-PHY、2016 年には MIPI C-PHY の初のシリコン実証を実現し、MIPI に関して長年の実績を有しています。PHY、コントローラ、FPGA プラットフォームを含む完全な統合ソリューションを提供しており、MIPI PHY のプロセスノードとファウンドリを最も広くカバーしていると考えています。11 の異なるノードと 8 つの異なるファウンドリでシリコン実証済みです。

## Conclusion

- Edge computing provides many benefits including the ability to make decisions in real time, with very low latency
- MIPI specifications are uniquely designed to enable low power, high bandwidth requirements of IOT & edge devices
- FDSOI provides high performance with lower power at lower cost
- Processors like Perceive Ergo enable AI processing at the edge to make connected devices smarter, resulting in lower latency, improved battery life, and better security
- Mixel MIPI PHY IP enables SoC designers to leverage the benefits of MIPI with silicon-proven designs in FDSOI, lowering project risk



**アシュラフ・タクラ:** 最後に、発表内容をまとめます。エッジコンピューティングは、非常に低いレイテンシーでリアルタイムに意思決定を行うことができるなど、多くのメリットがあります。MIPI仕様は、モバイル機器やエッジ機器向けの低消費電力・高帯域幅のアプリケーションに対応するために独自に開発された仕様です。FDSOIは、finFET技術に比べて低消費電力かつ低コストで、高性能なアプリケーションに最適です。そのため、MIPI仕様とFDSOI技術は、エッジデバイスに非常に適しています。

Perceive Ergoのようなプロセッサは、エッジでのAI処理を可能にし、IoTデバイスのスマート化、低レイテンシーの実現、バッテリー寿命やセキュリティの向上を実現します。

MixelはPerceiveのSOC設計者との緊密な連携の下、FDSOI IPの実績のあるシリコンでMIPIの利点を活用し、シリコン初の成功と最短経路での量産を実現しました。



アシュラフ・タクラ: 本日は皆様ご参加をありがとうございました。

- [From Cloud to Edge](#)
- [A look at examples of IoT devices and their business applications in 2021](#)
- [What is edge computing? Everything you need to know](#)
- [Edge Intelligence Makes Smart Homes Truly Intelligent](#)
- [Autonomous Vehicles Drive AI Advances for Edge Computing](#)
- [Smart manufacturing and the IoT are driving the Industry 4.0 revolution](#)
- [Smart Manufacturing: Cloud vs. Edge Computing](#)
- [MIPI White Paper: Enabling the IoT Opportunity](#)
- [It's Time to Look at FDSOI Again](#)